

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION  
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété  
Intellectuelle  
Bureau international



(43) Date de la publication internationale  
8 novembre 2001 (08.11.2001)

PCT

(10) Numéro de publication internationale  
**WO 01/84512 A1**

(51) Classification internationale des brevets<sup>7</sup> : **G07F 7/10**,  
G06F 9/445

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : **CHAR-  
BONNIER, Emilien** [FR/FR]; 17, boulevard Lamartine,  
F-13600 La Ciotat (FR).

(21) Numéro de la demande internationale :

PCT/FR01/01229

(22) Date de dépôt international : 20 avril 2001 (20.04.2001)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :

00/05539

28 avril 2000 (28.04.2000) FR

(71) Déposant (pour tous les États désignés sauf US) : **GEM-  
PLUS** [FR/FR]; Avenue du Pic de Bertagne, Parc d'Activ-  
ités de Gémenos, F-13420 Gémenos (FR).

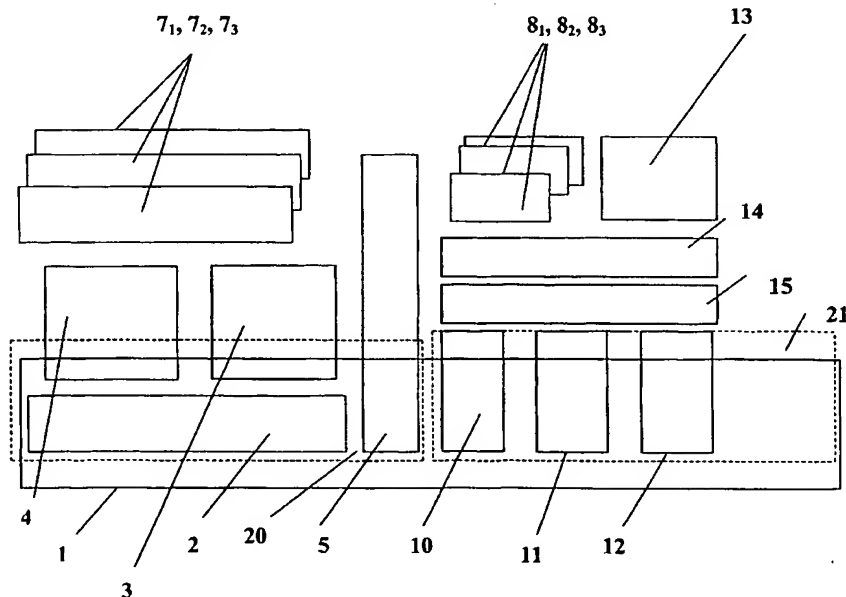
(81) États désignés (national) : AE, AG, AI., AM, AT, AU, AZ,  
BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ,  
DE, DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR,  
HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR,  
LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ,  
NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM,  
TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

(84) États désignés (régional) : brevet ARIPO (GH, GM, KE,  
LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), brevet eurasien  
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen  
(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU,  
MC, NL, PT, SE, TR), brevet OAPI (BF, BJ, CF, CG, CI,  
CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

[Suite sur la page suivante]

(54) Title: MULTIPLE APPLICATION SMART CARD

(54) Titre : CARTE A PUCE MULTI-APPLICATIVES



(57) Abstract: The invention concerns a support such as a smart card comprising a chip, said chip comprising at least a storage zone and a processing unit (1), said at least one storage zone storing a first platform (20), or first software interface for access to physical resources. The invention is characterised in that said at least one storage zone stores at least a second platform (21), or second software interface for access to physical resources, which is different from the first platform (20).

[Suite sur la page suivante]

WO 01/84512 A1

BEST AVAILABLE COPY

**Publiée :**

— avec rapport de recherche internationale

*En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.*

---

**(57) Abrégé :** L'invention propose un support de type carte à puce comprenant une puce, ladite puce comprenant au moins une zone de mémoire et une unité de traitement (1), ladite au moins une zone de mémoire mémorisant un premier système d'exploitation (20), ou première interface logicielle d'accès à des ressources physiques, caractérisé en ce que ladite au moins une zone de mémoire mémorise au moins un second système d'exploitation (21), ou seconde interface logicielle d'accès à des ressources physiques, qui est différent du premier système d'exploitation (20).

**CARTE A PUCE MULTI-APPLICATIVES.**

La présente invention concerne de manière générale les cartes à puce, et plus particulièrement les cartes à puce multi-applicatives. Elle s'applique également à  
5 tout autre support portable à puce, tel que porte-clé à puce. Les Recommandations 7816-1 et 2 définissent les spécificités physiques des cartes à puce.

Une puce d'une carte à puce est un composant électronique comprenant des  
10 ressources matérielles sous la forme de :

- au moins une zone de mémoire, et
- une unité de traitement supportant des fonctions dites natives, qui sont intégrées par masquage dans la puce lors de sa fabrication.

15 La puce comprend, en outre, un système d'exploitation. Ce système d'exploitation est défini dans le cadre de la présente invention comme un logiciel, ou une interface logicielle, d'accès aux et de gestion des ressources physiques matérielles (mémoires, unité d'entrée/sortie, interruptions, etc...) de la puce. Ce système d'exploitation est typiquement inscrit dans une partie de mémoire ROM  
20 de la puce. Ce système d'exploitation assure par exemple la gestion des entrées/sorties, la gestion des interruptions, la gestion des fichiers/espaces mémoires. Il rend ainsi possible le développement d'une application sans une connaissance par le développeur des ressources physiques matérielles de la puce destinée à mettre en œuvre cette application. Les ressources physiques sont en  
25 quelque sorte traduites par le système d'exploitation sous la forme de « ressources logiques », telles que des commandes élémentaires. Lorsqu'un programme applicatif déterminé est exécuté par la puce de la carte, le système d'exploitation est mis à contribution dans les fonctions de gestion précitées.

30 Les technologies de la carte à puce ont été marquées ces dernières années par une évolution importante, à savoir l'arrivée de cartes à puce dites "ouvertes". Les cartes à puce ont en effet évolué en n'étant au départ que des dispositifs propriétaires et dédiés à une ou des applications bien particulière(s) pour devenir des supports propres au développement d'applications ouvertes, à partir desquels

tous les programmeurs peuvent développer des applications en utilisant un langage commun et standard. A titre d'exemple, le standard JavaCard™ promu et licencié par SUN, ou la solution Smart Card for Windows™ licenciée par MICROSOFT Corp. propose chacun une interface ouverte sous la forme de :

- (1) - un logiciel de type Machine Virtuelle offrant une interopérabilité de la carte indépendamment de son système d'exploitation, ce logiciel permettant notamment le développement de programmes applicatifs dans un langage donné indépendamment du système d'exploitation ; et
- (2) - un logiciel d'interface de programmation, formant partie du système d'exploitation et offrant une interopérabilité de la carte indépendamment du matériel, ou hardware en terminologie anglo-saxonne.

Ces logiciels (1) et (2) "masquent" l'unité de traitement et le système d'exploitation originels quels qu'ils soient, et toute personne peut donc développer une quelconque application indépendamment des fonctions natives et du système d'exploitation inclus initialement dans la carte. Il suffit à cette personne de connaître le langage informatique ouvert qui est supporté par la Machine Virtuelle de la carte. A titre d'exemple, ce langage informatique de développement d'application peut être Visual basic™.

L'objectif initial visé par la spécification d'une interface ouverte, qui est de permettre la définition d'une « plate-forme » ouverte et commune pour le développement d'une application par un tiers quelconque, est contrecarré par les offres multiples qui existent pour de telles interfaces ouvertes.

D'une part, l'utilisateur de telles cartes devra posséder autant de cartes qu'il existent de plateformes ouvertes permettant le développement d'applications, s'il souhaite accéder à l'ensemble des applications existantes, ce qui va à l'encontre de l'objectif visé par de tels systèmes ouverts. Il en résulte par ailleurs que chaque application développée pour une interface ouverte donnée devra être complètement conçue à nouveau lorsqu'elle devra être implémentée pour une autre interface ouverte.

Afin de remédier aux inconvénients précités, l'invention fournit prévoit un support de type carte à puce comprenant une puce, la puce comprenant au moins une zone de mémoire et une unité de traitement, ladite au moins une zone de mémoire mémorisant un premier système d'exploitation, ou première interface logicielle d'accès à des ressources physiques. Le support se caractérise en ce que ladite au moins une zone de mémoire mémorise au moins un second système d'exploitation, ou seconde interface logicielle d'accès à des ressources physiques, qui est différent du premier système d'exploitation.

Ainsi, des applications développées pour chacun des deux systèmes d'exploitation peuvent être mises en œuvre par une même carte.

Avantageusement, la mémoire mémorise en outre un programme pour initialiser l'un ou l'autre desdits premier et second systèmes d'exploitation, en résultat d'un échange de données entre ladite puce et une unité avec laquelle ladite puce communique.

Il peut être par ailleurs prévu qu'à chaque système d'exploitation est associé un couple de zones mémoire respectif, chaque couple de zones mémoire mémorisant un système d'exploitation respectif et des données utilisées ou produites par un programme applicatif, et que la puce mémorise, en outre, un module de gestion mémoire pour refuser tout accès à l'un des systèmes d'exploitation et à des données d'un programme applicatif associé, par l'autre des systèmes d'exploitation ou par un quelconque autre programme applicatif défini pour cet autre système d'exploitation.

Une unité pour communiquer avec un support de type carte conforme à l'invention comprend un moyen pour envoyer à ladite carte un message de sélection de système d'exploitation.

D'autres caractéristiques et avantages de la présente invention apparaîtront plus clairement à la lecture de la description qui suit, en référence aux dessins annexés correspondants dans lesquels :

- la Figure 1 est une représentation schématique des couches matérielles et logicielles implémentées dans une puce d'une carte à puce selon la technique antérieure;
- la Figure 2 est une représentation schématique des couches matérielles et logicielles implémentées dans une puce d'une carte à puce selon l'invention;
- la Figure 3 est un bloc-diagramme schématique d'une implémentation matérielle, ou hardware, d'une puce de carte selon l'invention; et
- la Figure 4 est un organigramme d'un programme de sélection de l'un quelconque des systèmes d'exploitation implémentés dans la puce de la carte à puce en résultat d'un échange de données entre ladite carte et une unité avec laquelle ladite carte communique.

En référence à la Figure 1, selon une réalisation donnée à titre d'exemple, dans une implémentation conventionnelle d'une interface ouverte par exemple de type « JavaCard™ » dans une puce de carte à puce, la puce comprend une unité de traitement 1 (CPU) propre à exécuter des applications particulières 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> (« Applets » en terminologie anglo-saxonne). Des fonctions 2 de base (c'est à dire implémentées en software sous la forme d'un système d'exploitation originel) et/ou natives (c'est à dire implémentées dans le hardware de la puce) sont exécutées par la puce. Une machine virtuelle (Virtual Machine en littérature anglo-saxonne) 4 et des interfaces de programmation d'application (APIs) 3 sont mémorisées dans une zone mémoire de la puce. Ces machine 4 et interfaces de programmation d'application 3 comprennent chacune une partie qui est mise en œuvre en fonction de l'unité de traitement 1 choisie, et une autre partie indépendante et identique quelque soit l'unité de traitement utilisée. La machine virtuelle 4 et les APIs 3 "masquent" l'unité de traitement CPU et le système d'exploitation originel quels qu'ils soient, et toute personne peut donc développer une quelconque application 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> indépendamment des fonctions natives et système d'exploitation inclus initialement dans la carte. Ces applications 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> peuvent, à titre d'exemple, être des applications bancaires, des applications de télécommunications, de porte-monnaie électronique, etc..... Un gestionnaire (non représenté) est utilisé pour sécuriser les accès aux différentes mémoires et zones de ces mémoires afin d'éviter par exemple l'accès par une application 7<sub>1</sub> à une zone de mémoire qui ne lui est pas allouée. Le repère 5 désigne un chargeur

(« Loader » en littérature anglo-saxonne). Ce chargeur 5 est un programme de software pour charger dans la puce de la carte les applications 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub>. Il implémente un protocole d'échange avec un serveur distant ou une quelconque unité, tel que lecteur de carte, etc... avec laquelle la carte coopère pour le chargement d'applications, il assure le stockage dans la puce de cette application dans une zone de mémoire donnée, etc...

Dans la description qui suit d'un support de type carte à puce, il est prévu selon l'invention que la puce intègre deux systèmes d'exploitation. En pratique, toujours selon l'invention, plus de deux systèmes d'exploitation peuvent être prévus. Il est à noter que la demanderesse a mis au point une carte à puce de 2 Moctets, rendant possible l'intégration dans une puce de deux systèmes d'exploitation.

En référence à la Figure 2, une puce d'une carte à puce selon l'invention comprend une unité de traitement 1 (CPU) propre à exécuter des premières applications 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub>, par exemple écrites en langage Visual Basic™ ainsi que des secondes applications 8<sub>1</sub>, 8<sub>2</sub>, 8<sub>3</sub> par exemple écrite en langage Java™. En pratique, les applications 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub>, d'une part, et 8<sub>1</sub>, 8<sub>2</sub>, 8<sub>3</sub>, d'autre part, peuvent être écrites dans un même langage, cela ne dépendant que des Machines Virtuelles qui sont utilisées. Néanmoins, une application donnée devra préférentiellement être exécutée par l'un particulier des deux systèmes d'exploitation pour assurer son exécution dans un environnement approprié eu égard aux critères de sécurité, de temps de traitement, etc...., chaque système d'exploitation offrant un environnement particulier plus particulièrement adapté à certaines applications et pas à d'autres.

Selon une caractéristique fondamentale de l'invention, au moins deux systèmes d'exploitation 20 et 21 sont mis en œuvre dans la puce. L'homme du métier conviendra que chacune des références 20 et 21 ne repère qu'approximativement ce qu'il convient d'appeler « Système d'exploitation », la définition de « système d'exploitation » étant clairement admise dans le domaine technique des cartes à puce. Chacun de ces deux systèmes d'exploitation est défini comme un ensemble de fonctions logicielles assurant la gestion des fonctions élémentaires matérielles (unité de traitement et mémoires) dans la puce. Certaines fonctions élémentaires

matérielles peuvent être implémentées dans le hardware de la puce sous la forme de fonctions dites natives ou cablées, par exemple des fonctions de cryptographie. Dans la Figure 2, le premier système d'exploitation 20 est défini par la référence 2, et par une partie des éléments portant les références 4 et 3. Le second système d'exploitation 21 est défini par des portions des éléments portant les références 10, 11 et 12.

Le premier système d'exploitation 20, déjà présenté en référence à la Figure 1, comprend une partie de la machine virtuelle 4 et des interfaces de programmation d'application (APIs) 3 qui sont mémorisées dans une zone de mémoire de la puce. Ces machine 4 et interface de programmation d'application 3 comprennent chacune une partie qui est mise en œuvre en fonction du hardware utilisé, et une autre partie indépendante et identique quelque soit l'unité de traitement utilisée. En outre, ces machine 4 et interface de programmation d'application 3 s'appuient sur les fonctions de base de système d'exploitation associées au repère 2. Les machine virtuelle 4 et les APIs 3 "masquent" l'unité de traitement CPU et le système d'exploitation originel quels qu'ils soient, et toute personne peut donc développer une quelconque application 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> indépendamment des fonctions natives et système d'exploitation inclus initialement dans la carte. Ces applications 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> peuvent, à titre d'exemple, être des applications bancaires de télécommunications, de porte-monnaie électronique, etc.....

Le second système d'exploitation, par exemple Smart Card for Windows™, comprend pour sa part, un module de gestion des entrées/sorties 10, un module de cryptographie 11 et un module de gestion de fichiers 12. La puce mémorise, en outre, des interfaces de programmation d'application (APIs) 14, un module de vérification des commandes et applications 13 et un module d'authentification et d'autorisation 15. Le second système d'exploitation est mis à contribution par la puce 1 pour exécuter les applications 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> qui sont supportées et exécutées au moyen d'un système d'exploitation différent de celui utilisé pour l'exécution des applications 8<sub>1</sub>, 8<sub>2</sub>, 8<sub>3</sub>. Les fonctions dites de base du système d'exploitation 21, telles que celles associées aux références 10, 11 et 12 sont ou bien implémentées en software (sous la forme d'un système d'exploitation originel) ou bien sous formes natives (c'est à dire implémentées dans le hardware de la puce).



Comme montré dans la Figure 3, à chaque système d'exploitation **20** et **21** est associé un couple de zones mémoire respectif (**20<sub>1</sub>**, **20<sub>2</sub>**) et (**21<sub>1</sub>**, **21<sub>2</sub>**) propre à mémoriser lesdits systèmes d'exploitation et les données utilisées ou produites par chaque programme applicatif. Un système d'exploitation donné et les données d'un programme applicatif associé ne sont pas accessibles par un autre système d'exploitation ou par un quelconque autre programme applicatif défini pour cet autre système d'exploitation. Pour cela, un mécanisme de sécurité est prévu. L'unité de traitement **1** accède à travers un bus de données et de commande à différentes zones mémoire **20<sub>1</sub>**, **20<sub>2</sub>** et **21<sub>1</sub>**, **21<sub>2</sub>** à travers un module de gestion de mémoire **M**. Les zones mémoire **20<sub>1</sub>**, **21<sub>1</sub>** sont des zones mémoire, typiquement ROM, qui mémorisent respectivement les systèmes d'exploitation **20** et **21**. Les zones mémoire de données **20<sub>2</sub>**, **21<sub>2</sub>** sont des zones mémoire qui mémorisent respectivement les données propres à l'exécution d'un programme applicatif. Le module de gestion de mémoire **M** est sous la forme d'un programme logiciel qui gère l'accès et la sécurité des accès aux zones mémoire **20<sub>1</sub>**, **20<sub>2</sub>** et **21<sub>1</sub>**, **21<sub>2</sub>**. Ce module de gestion de mémoire **M** opère de la manière suivante : lorsqu'un accès à une adresse donnée est demandé par l'unité de traitement **1**, le module vérifie que l'adresse est une adresse d'une zone mémoire **20<sub>1</sub>**, **20<sub>2</sub>** ou **21<sub>1</sub>**, **21<sub>2</sub>** associée avec le seul des systèmes d'exploitation **20** ou **21** qui est actif au moment de la demande d'accès. Si tel est le cas, la demande d'accès est validée et l'unité de traitement **1** accède alors à l'adresse mémoire demandée. Si tel n'est pas le cas, le module de gestion de mémoire **M** renvoie un message d'interruption à l'unité de traitement **1**.

En référence à la Figure 4, il est maintenant expliqué en détails un mécanisme d'activation de l'un ou l'autre des systèmes d'exploitation selon un mode de réalisation préférentiel. Les deux systèmes d'exploitation « cohabitant » dans la carte, il est impératif de prévoir l'activation sélective de l'un ou l'autre de ces deux systèmes d'exploitation selon le programme applicatif à activer. L'invention prévoit d'utiliser avantageusement le fait qu'une carte opère en pratique en mode esclave, c'est à dire qu'elle exécute les opérations que lui demande d'exécuter une unité (lecteur, serveur distant, etc...) avec laquelle elle communique. Ainsi, à titre d'exemple, selon la Recommandation ISO 7816-4, la sélection d'un protocole, par exemple T=1 ou T=0, de communication entre l'unité et la carte est toujours

décidée par cette unité, la puce dans la carte se limitant à activer les circuits et éléments logiciels nécessaires à l'activation du protocole sélectionné par l'unité. L'invention prévoit d'utiliser avantageusement cette caractéristique pour proposer que l'activation de l'un ou l'autre des systèmes d'exploitation se fasse à la demande de l'unité avec laquelle la carte communique.

Comme montré dans la Figure 4, la carte à puce, introduite dans un lecteur ou rentrant dans un champ électromagnétique, se trouve alimentée (Etape 30) par une source d'énergie. En réponse à cette alimentation, la carte active un module de « boot », ou module logiciel de démarrage (Etape 31). Lors d'un premier échange de données entre la carte (le module de boot) et l'unité, tel que lecteur, avec laquelle la carte communique, l'unité envoie à la carte un message de sélection de système d'exploitation. Ce message est reçu par la carte (Etape 32). En réponse à ce message, le module de boot initialise le système d'exploitation sélectionné (Etape 33), typiquement en transmettant à l'unité de traitement 1 l'adresse d'une première instruction à exécuter du système d'exploitation sélectionné. Le système d'exploitation sélectionné est ainsi initialisé. L'application (porte-monnaie électronique, etc...) devant être mise en œuvre est ensuite activée selon un schéma connu selon la technique antérieure pour le type d'application considéré (Etape 34).

## REVENDEICATIONS

1 – Support de type carte à puce comprenant une puce, ladite puce comprenant au moins une zone de mémoire et une unité de traitement (1), ladite au moins une zone de mémoire (20<sub>1</sub>, 20<sub>2</sub>, 21<sub>1</sub>, 21<sub>2</sub>) mémorisant un premier système d'exploitation (20), ou première interface logicielle d'accès à des ressources physiques, caractérisé en ce que ladite au moins une zone de mémoire mémorise au moins un second système d'exploitation (21), ou seconde interface logicielle d'accès à des ressources physiques, qui est différent du premier système d'exploitation (20).

2 - Support de type carte à puce conforme à la revendication 1, caractérisé en ce que ladite mémoire mémorise, en outre, un programme pour initialiser l'un ou l'autre desdits premier et second systèmes d'exploitation (20, 21), en résultat d'un échange de données entre ladite puce et une unité avec laquelle ladite puce communique.

3 - Support de type carte à puce conforme à l'une quelconque des revendications précédentes, caractérisé en ce qu'à chaque système d'exploitation (20 ; 21) est associé un couple de zones mémoire respectif (20<sub>1</sub>, 20<sub>2</sub> ; 21<sub>1</sub>, 21<sub>2</sub>), chaque couple de zones mémoire (20<sub>1</sub>, 20<sub>2</sub> ; 21<sub>1</sub>, 21<sub>2</sub>) mémorisant un système d'exploitation respectif (20, 21) et des données utilisées ou produites par un programme applicatif (7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> ; 8<sub>1</sub>, 8<sub>2</sub>, 8<sub>3</sub>), et en ce que ladite puce mémorise, en outre, un module de gestion mémoire (M) pour refuser tout accès à l'un des systèmes d'exploitation (20 ; 21) et à des données d'un programme applicatif (7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub> ; 8<sub>1</sub>, 8<sub>2</sub>, 8<sub>3</sub>) associé, par l'autre (21, 20) des systèmes d'exploitation ou par un quelconque autre programme applicatif (8<sub>1</sub>, 8<sub>2</sub>, 8<sub>3</sub> ; 7<sub>1</sub>, 7<sub>2</sub>, 7<sub>3</sub>) défini pour cet autre système d'exploitation.

4 – Unité pour communiquer avec un support de type carte à puce conforme à l'une quelconque des revendications précédentes, caractérisée en ce qu'elle comprend un moyen pour envoyer à ladite puce dudit support un message de sélection de système d'exploitation (31, 32).

1 / 4

FIG. 1

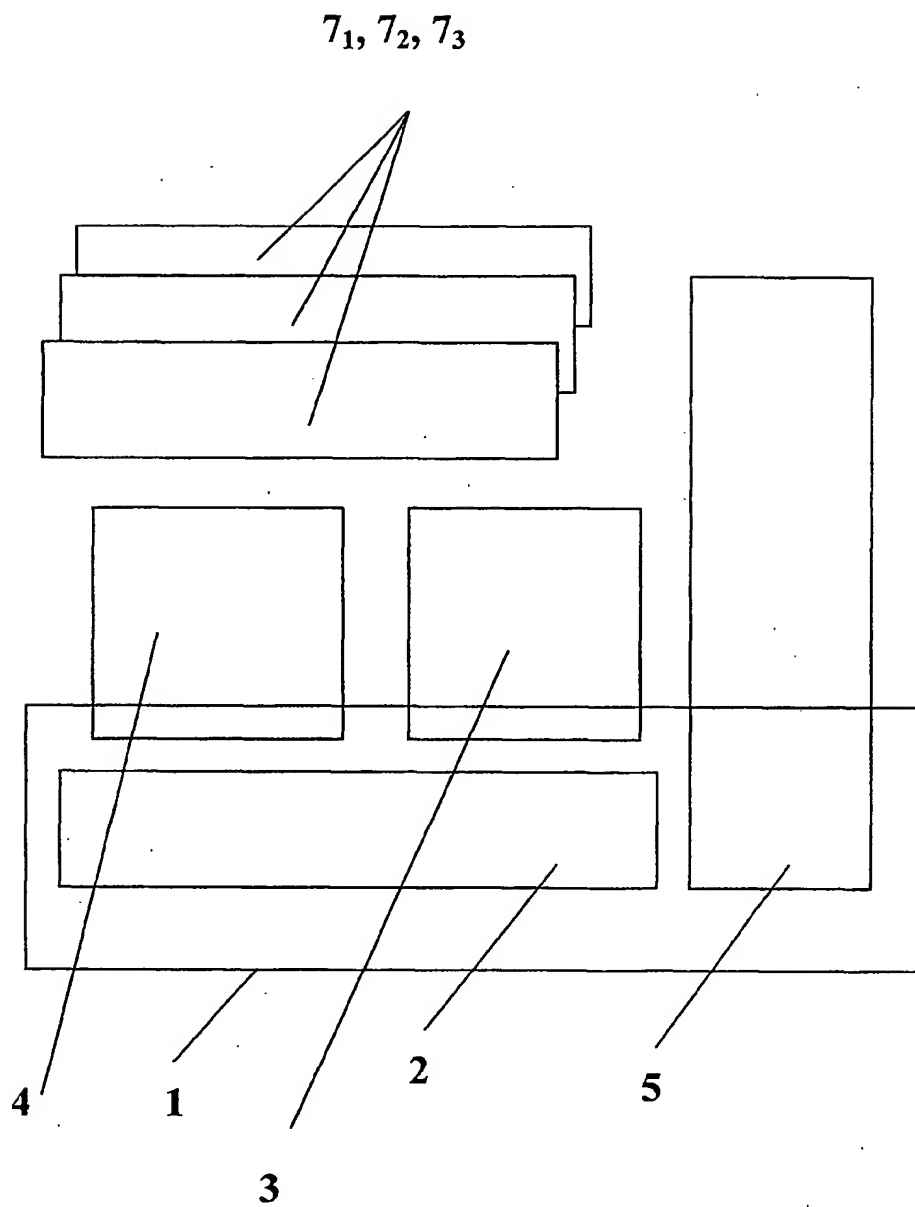
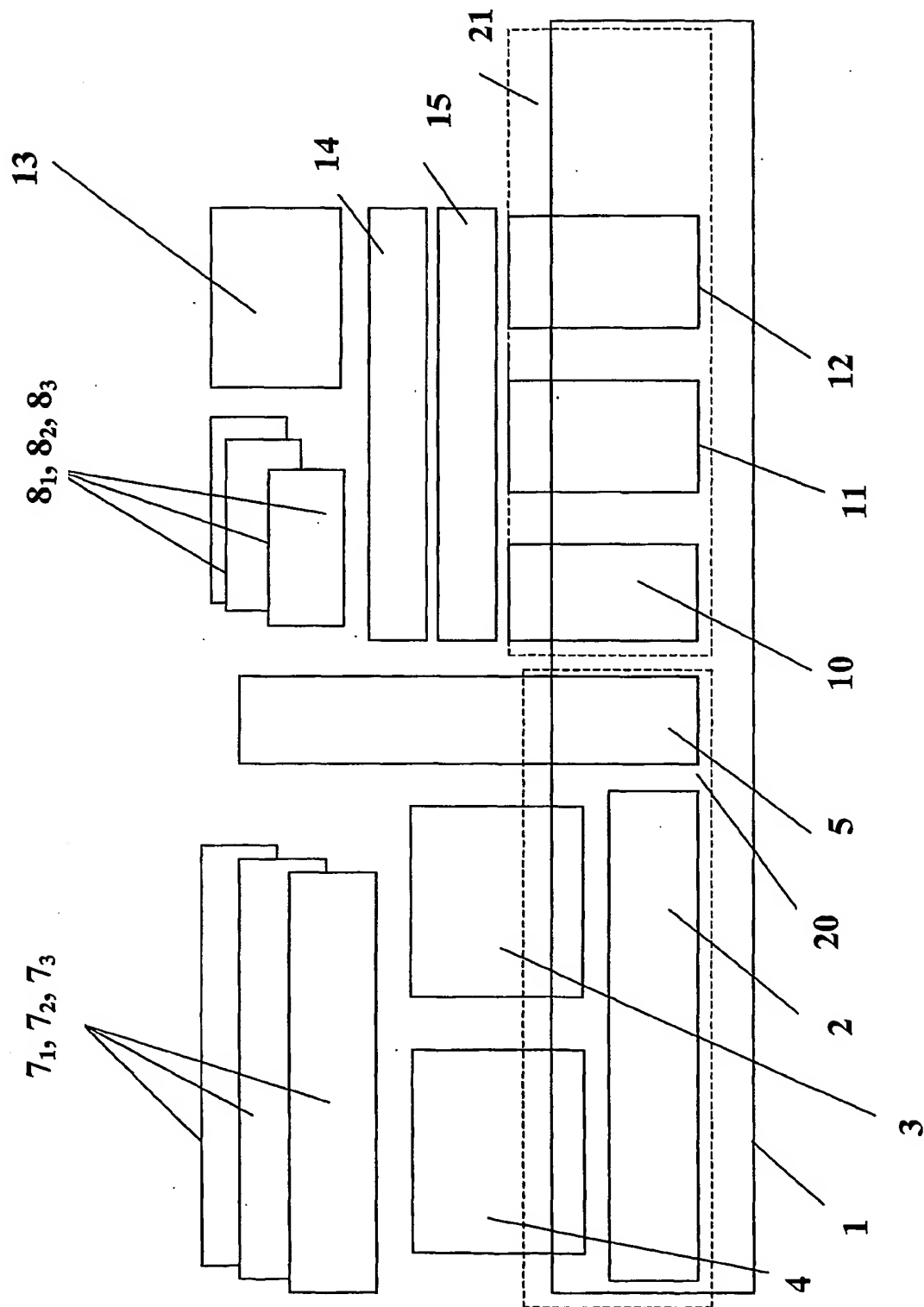
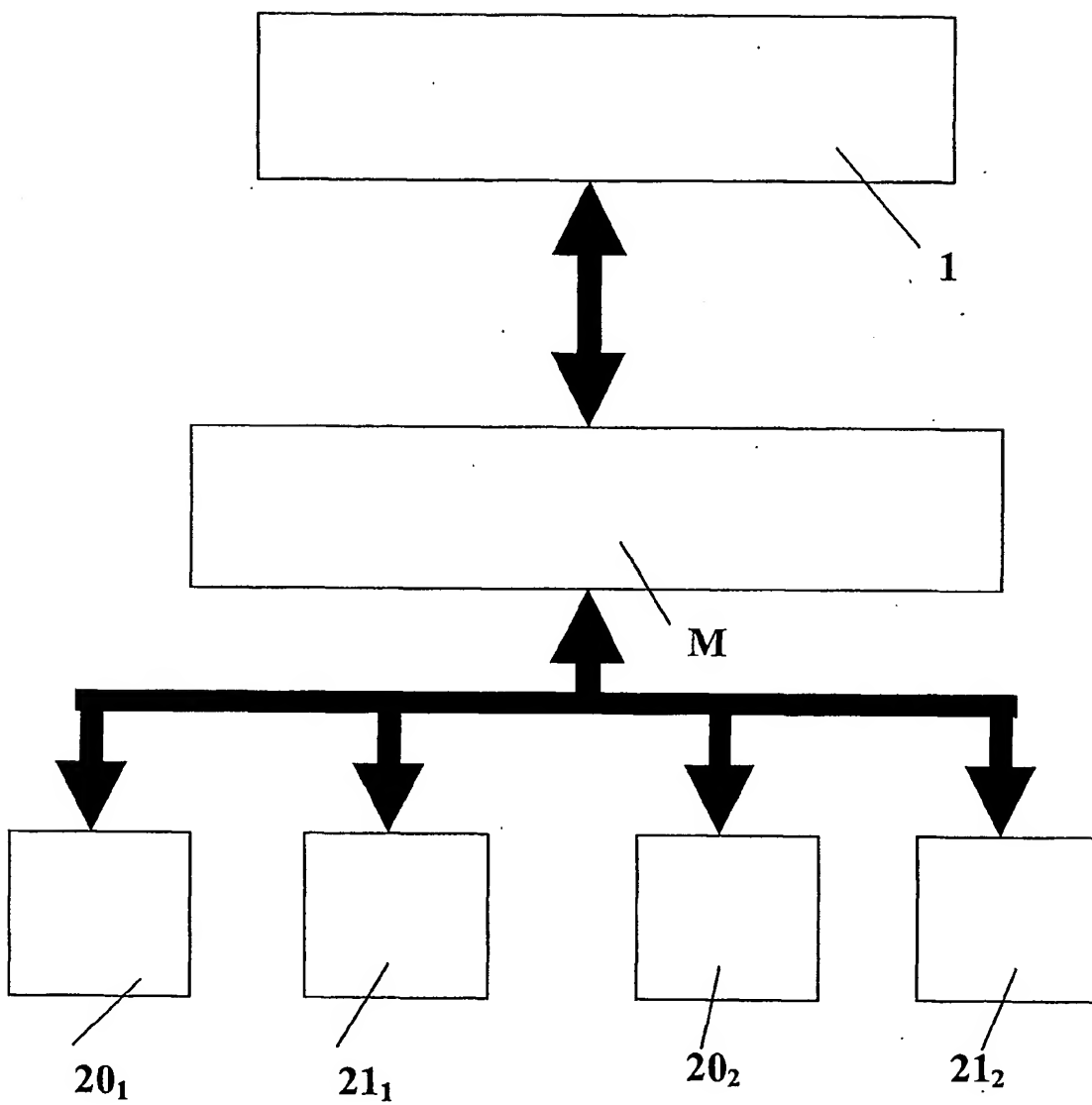


FIG.2



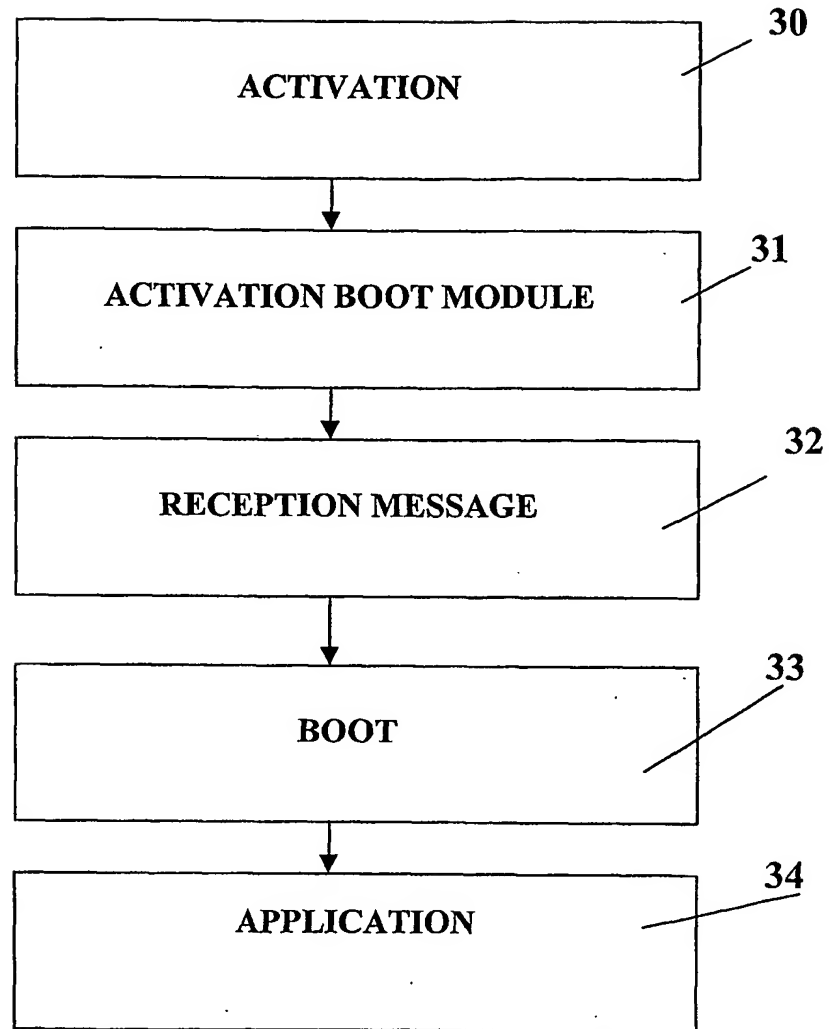
3/4

FIG.3



4 / 4

FIG.4



# INTERNATIONAL SEARCH REPORT

International Application No

PCT/FR 01/01229

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 G07F7/10 G06F9/445

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G06F G07F G06K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC, IBM-TDB

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 912 453 A (DAO TRONG SON ET AL) 15 June 1999 (1999-06-15) column 6, line 40 -column 8, line 15; claims 1,3; figures 1-3 ----	1-3
A	EP 0 565 875 A (IBM) 20 October 1993 (1993-10-20) column 2, line 54 -column 3, line 58; figures 1,2 column 6, line 16 -column 7, line 48 ----	1,2,4
A	US 5 636 357 A (WEINER FRANK) 3 June 1997 (1997-06-03) column 3, line 60 -column 6, line 13; figures ----- -/-	1

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

### \* Special categories of cited documents :

'A' document defining the general state of the art which is not considered to be of particular relevance

'E' earlier document but published on or after the international filing date

'L' document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

'O' document referring to an oral disclosure, use, exhibition or other means

'P' document published prior to the international filing date but later than the priority date claimed

'T' later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

'X' document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

'Y' document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

'&' document member of the same patent family

Date of the actual completion of the international search

27 July 2001

Date of mailing of the international search report

06/08/2001

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Authorized officer

Paraf, E



## INTERNATIONAL SEARCH REPORT

International Application No

PCT/FR 01/01229

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	"MULTIPLE BOOTABLE OPERATING SYSTEM" IBM TECHNICAL DISCLOSURE BULLETIN,US,IBM CORP. NEW YORK, vol. 35, no. 1A, 1 June 1992 (1992-06-01), pages 311-314, XP000308879 ISSN: 0018-8689 the whole document -----	1
A	US 6 005 942 A (CHAN ALFRED ET AL) 21 December 1999 (1999-12-21) column 5, line 1 -column 7, line 51; figures 3A,3B column 8, line 30 -column 9, line 45 -----	1
A	US 5 600 818 A (WEIKMANN FRANZ) 4 February 1997 (1997-02-04) column 3, line 29 -column 4, line 52; claims 1,11; figures 1,2 -----	3
A	US 5 822 582 A (HALLOWELL WILLIAM C ET AL) 13 October 1998 (1998-10-13) column 4, line 25 -column 5, line 7 -----	4
A	"AUTOMATIC INITIAL PROGRAM LOAD SELECTION" IBM TECHNICAL DISCLOSURE BULLETIN,US,IBM CORP. NEW YORK, vol. 39, no. 3, 1 March 1996 (1996-03-01), page 61 XP000581622 ISSN: 0018-8689 the whole document -----	4

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 01/01229

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5912453 A	15-06-1999	DE 19536169 A EP 0766211 A JP 9223200 A	03-04-1997 02-04-1997 26-08-1997
EP 0565875 A	20-10-1993	JP 2986299 B JP 6187133 A US 5454110 A US 5519870 A	06-12-1999 08-07-1994 26-09-1995 21-05-1996
US 5636357 A	03-06-1997	AU 4644196 A WO 9619771 A	10-07-1996 27-06-1996
US 6005942 A	21-12-1999	AU 6578698 A EP 1004992 A EP 1021801 A US 6233683 B WO 9843212 A	20-10-1998 31-05-2000 26-07-2000 15-05-2001 01-10-1998
US 5600818 A	04-02-1997	DE 4115152 A AT 148953 T DE 59208026 D DK 512542 T EP 0512542 A ES 2100249 T HK 1007818 A JP 5173890 A	12-11-1992 15-02-1997 27-03-1997 18-08-1997 11-11-1992 16-06-1997 23-04-1999 13-07-1993
US 5822582 A	13-10-1998	US 6115815 A	05-09-2000

# RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No

PCT/FR 01/01229

<b>A. CLASSEMENT DE L'OBJET DE LA DEMANDE</b> CIB 7 G07F7/10 G06F9/445		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
<b>B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE</b> Documentation minimale consultée (système de classification suivi des symboles de classement) CIB 7 G06F G07F G06K		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés) EPO-Internal, WPI Data, PAJ, INSPEC, IBM-TDB		
<b>C. DOCUMENTS CONSIDERES COMME PERTINENTS</b>		
Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	US 5 912 453 A (DAO TRONG SON ET AL) 15 juin 1999 (1999-06-15) colonne 6, ligne 40 -colonne 8, ligne 15; revendications 1,3; figures 1-3 ---	1-3
A	EP 0 565 875 A (IBM) 20 octobre 1993 (1993-10-20) colonne 2, ligne 54 -colonne 3, ligne 58; figures 1,2 colonne 6, ligne 16 -colonne 7, ligne 48 ---	1,2,4
A	US 5 636 357 A (WEINER FRANK) 3 juin 1997 (1997-06-03) colonne 3, ligne 60 -colonne 6, ligne 13; figures --- <div style="text-align: center;">-/--</div>	1
<div style="display: flex; justify-content: space-between;"> <span><input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents</span> <span><input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe</span> </div>		
<div style="display: flex;"> <div style="flex: 1;"> <p>* Catégories spéciales de documents cités:</p> <p>*A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent</p> <p>*E* document antérieur, mais publié à la date de dépôt international ou après cette date</p> <p>*L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)</p> <p>*O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens</p> <p>*P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée</p> </div> <div style="flex: 1;"> <p>*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention</p> <p>*X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément</p> <p>*Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier</p> <p>*Z* document qui fait partie de la même famille de brevets</p> </div> </div>		
Date à laquelle la recherche internationale a été effectivement achevée <div style="text-align: center; font-weight: bold;">27 juillet 2001</div>		Date d'expédition du présent rapport de recherche internationale <div style="text-align: center; font-weight: bold;">06/08/2001</div>
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Fonctionnaire autorisé <div style="text-align: center; font-weight: bold; font-size: 1.2em;">Paraf, E</div>

# RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No  
PCT/FR 01/01229

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	"MULTIPLE BOOTABLE OPERATING SYSTEM" IBM TECHNICAL DISCLOSURE BULLETIN,US,IBM CORP. NEW YORK, vol. 35, no. 1A, 1 juin 1992 (1992-06-01), pages 311-314, XP000308879 ISSN: 0018-8689 le document en entier ----	1
A	US 6 005 942 A (CHAN ALFRED ET AL) 21 décembre 1999 (1999-12-21) colonne 5, ligne 1 -colonne 7, ligne 51; figures 3A,3B colonne 8, ligne 30 -colonne 9, ligne 45 ----	1
A	US 5 600 818 A (WEIKMANN FRANZ) 4 février 1997 (1997-02-04) colonne 3, ligne 29 -colonne 4, ligne 52; revendications 1,11; figures 1,2 ----	3
A	US 5 822 582 A (HALLOWELL WILLIAM C ET AL) 13 octobre 1998 (1998-10-13) colonne 4, ligne 25 -colonne 5, ligne 7 ----	4
A	"AUTOMATIC INITIAL PROGRAM LOAD SELECTION" IBM TECHNICAL DISCLOSURE BULLETIN,US,IBM CORP. NEW YORK, vol. 39, no. 3, 1 mars 1996 (1996-03-01), page 61 XP000581622 ISSN: 0018-8689 le document en entier -----	4

# RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No

PCT/FR 01/01229

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 5912453 A	15-06-1999	DE 19536169 A EP 0766211 A JP 9223200 A	03-04-1997 02-04-1997 26-08-1997
EP 0565875 A	20-10-1993	JP 2986299 B JP 6187133 A US 5454110 A US 5519870 A	06-12-1999 08-07-1994 26-09-1995 21-05-1996
US 5636357 A	03-06-1997	AU 4644196 A WO 9619771 A	10-07-1996 27-06-1996
US 6005942 A	21-12-1999	AU 6578698 A EP 1004992 A EP 1021801 A US 6233683 B WO 9843212 A	20-10-1998 31-05-2000 26-07-2000 15-05-2001 01-10-1998
US 5600818 A	04-02-1997	DE 4115152 A AT 148953 T DE 59208026 D DK 512542 T EP 0512542 A ES 2100249 T HK 1007818 A JP 5173890 A	12-11-1992 15-02-1997 27-03-1997 18-08-1997 11-11-1992 16-06-1997 23-04-1999 13-07-1993
US 5822582 A	13-10-1998	US 6115815 A	05-09-2000

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**